

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

## ⑫ 公開特許公報(A)

平3-19069

⑬ Int. Cl.<sup>5</sup>G 06 F 15/16  
11/18

識別記号

4 6 0 D  
3 1 0 E

庁内整理番号

6745-5B  
9072-5B

⑭ 公開 平成3年(1991)1月28日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 マルチプロセッサの異常診断方式

⑯ 特 願 平1-154235

⑰ 出 願 平1(1989)6月16日

⑱ 発 明 者 遠 藤 幸 男 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 芦 田 坦 外2名

## 明 細 書

## 1. 発明の名称

マルチプロセッサの異常診断方式

## 2. 特許請求の範囲

1. 入力バス及び出力バスに互に接続された複数の単位プロセッサと、前記複数の単位プロセッサの出力を入力とする多数決回路と、前記複数の単位プロセッサ間の通信手段とを備えたマルチプロセッサであって、前記複数の単位プロセッサはそれぞれ自己の処理結果と自己以外の単位プロセッサの処理結果とをそれぞれ比較し、該比較の結果を前記多数決回路に入力して異常の単位プロセッサを判定することを特徴とするマルチプロセッサの異常診断方式。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、画像信号処理に用いられるマルチプ

ロセッサの異常診断方式に関する。

(従来技術)

ディジタル信号処理を用いてテレビジョン信号を圧縮し、テレビ会議を行うシステムが盛んに開発されており、このシステムを実現するハードウェアとして、昭和60年度電子通信学会総合全国大会講演論文集(昭和60年3月発行)の分冊5、5-69頁(文献2)に記載されている信号処理プロセッサがある。これは、1画面を複数の部分画面に分割し、それぞれにシグナルプロセッサを割り当てて、割り当てられた部分画面を1画面の標本化周期(1/30秒)で処理するマルチプロセッサ形式のもので、ソフトウェア制御によるディジタル信号処理を実現するものであり、動画処理装置に利用することができる。

従来、マルチプロセッサの異常診断方式の一つとして、自己診断方式が知られている。これは、各信号処理プロセッサを制御する制御プロセッサが、それぞれの信号処理プロセッサに自己診断のためのプログラムとデータを与え、診断結果を受

取り異常を検出する方法である。

(発明が解決しようとする問題点)

上述したマルチプロセッサの異常診断方式では、各単位プロセッサを診断する別のプロセッサを必要とするため、ハードウェアが増大し、この診断プロセッサが異常の場合、単位プロセッサの診断が出来なくなるばかりかシステムが停止してしまう欠点がある。また、診断プロセッサが各単位プロセッサを監視する1対1の構成では、異常検出確率が低くなり、診断に要する時間が長くなる欠点がある。

本発明の目的は、診断プロセッサを必要とせず各単位プロセッサ間で相互に異常を診断し、異常プロセッサの判定は、多数決により行なうマルチプロセッサの異常診断方式を提供することにある。

(問題を解決するための手段)

このような問題を解決するため本発明では、入力バス及び出力バスに互に接続された複数の単位プロセッサと、前記複数の単位プロセッサの出力を入力とする多数決回路と、前記複数の単位プロ

検出結果を基に異常単位プロセッサを判定するもので、ROM回路で構成される。

このように構成されたマルチプロセッサの診断動作について詳細に説明する。

各単位プロセッサ1、2及び3は、入力端子5から入力バス100を介して処理すべき画像信号を取込む。この際、各単位プロセッサ1、2及び3は画像信号の同一領域を取込む。各単位プロセッサ1、2、及び3は取込んだ同一の画像信号に対して同一の信号処理を実行する。そして各単位プロセッサ1、2及び3は実行した処理結果を、出力バス102に放出する。

各単位プロセッサ1、2及び3は、バス103とバス101とを介して他の単位プロセッサが放出した処理結果を取込む。これにより、ある単位プロセッサ(例えば単位プロセッサ1)は、他の単位プロセッサ(例えば単位プロセッサ2及び3)の処理結果が得られる。

各単位プロセッサ1、2及び3は、他の単位プロセッサの処理結果と自身の処理結果を比較し比

較結果を信号線104、105及び106を介して多数決回路4に出力する。一例として単位プロセッサ1の比較結果出力を示す。単位プロセッサ1の処理結果を単位プロセッサ2と単位プロセッサ3と比較し、次のコードを出力する。

(実施例)

以下本発明の実施例を図面を参照して説明する。

第1図は本発明の一実施例であり、3つの単位プロセッサ1、2及び3、多数決回路4、入力端子5、出力端子6を有している。

各単位プロセッサ1、2及び3は、後に詳細に説明するが、入力端子5から入力バス100を介して入力される画像信号から処理すべき領域分の画像信号を取込み、ソフトウェアで記述された信号処理命令を1クロックサイクルで1命令ずつ実行し、その処理結果を出力バス102を介して出力端子6に出力するものである。

多数決回路4は、各単位プロセッサからの異常

比較結果を信号線104、105及び106を介して多数決回路4に出力する。一例として単位プロセッサ1の比較結果出力を示す。単位プロセッサ1の処理結果を単位プロセッサ2と単位プロセッサ3と比較し、次のコードを出力する。

単位プロセッサ2が一致で単位	
プロセッサ3が一致の場合	: (1, 1)
単位プロセッサ2が一致で単位	
プロセッサ3が不一致の場合	: (1, 0)
単位プロセッサ2が不一致で単位	
プロセッサ3が一致の場合	: (0, 1)
単位プロセッサ2が不一致で単位	
プロセッサ3が不一致の場合	: (0, 0)

同様に他の単位プロセッサ2及び3も、比較結果コードを多数決回路4に出力する。多数決回路4は、各単位プロセッサ1、2、3からの比較結果コードを基に異常単位プロセッサを判定する。判定は、各単位プロセッサが全て一致コードの場合は、正常と判定し、2つ(単位プロセッサの数-1)の単位プロセッサが残りの単位プロセッサ

と不一致と判定したその単位プロセッサを異常単位プロセッサとする。

以上説明したように、各単位プロセッサ間で相互に異常を監視し、異常プロセッサの判定は、多数決により行うことで異常検出率の高い異常診断が実現できる。

なお、本実施例では2つ以上の単位プロセッサが同時に異常の場合は考えていない。

第2図は第1図の単位プロセッサ1, 2, 3の一構成例を示したものである。単位プロセッサは取り込み部40, 処理部41, 出力部42及び制御部43を有する。取り込み部40はシーケンシャルな書き込み及びランダムな読み出しが可能な2組の記憶回路である。取り込み部40への入力信号400, 401のシーケンシャルな書き込みは、制御部43により制御され、ランダムに読み出された信号402, 403は、ソフトウェアで記述された処理部41により制御される。出力部42は先入れ先出し記憶回路であり、処理部41の処理結果404が書込まれる。制御部43は、

システム全体に別途供給されるシステムクロック、外部から入力される制御信号410より自分の処理に必要なデータが入力バスに存在する時、取り込み部40に対して取り込み指令信号407を出力する。また、取り込みデータが揃い、処理が開始できる時点で、処理部41に対して、処理開始指令信号408を出力する。そして、外部から入力される制御信号411より自分が出力バスに対して出力しなければならない時点を識別して、出力部42に対して出力指令信号409を伝える。

処理部41は、ソフトウェアで記述された信号処理内容を1クロックサイクルで1命令を実行できる信号処理プロセッサであり、NEC製のUPD7720等で構成される。

(発明の効果)

以上説明したように本発明によれば、複数の単位プロセッサのそれぞれの診断結果を他の単位プロセッサで検証し、該検証結果を多数決回路に入力して異常単位プロセッサを判定するようにしたので特に監視用のプロセッサを必要としない。

従って、監視用のプロセッサ自身の故障によるシステム停止を回避できる。また、特別な診断用のプログラムやデータを転送する必要がないので、診断処理に要する時間が短くマルチプロセッサの能率低下を回避できる。

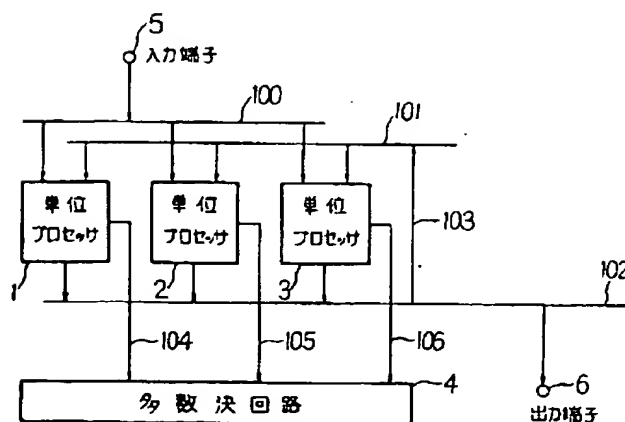
さらに、各単位プロセッサを相互に診断する方式であり、また相互診断結果をさらに多数決により判定する方式を用いており、故障診断確率が高い。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例のブロック図、第2図は第1図の単位プロセッサのブロック図である。

1, 2, 3…単位プロセッサ, 4…多数決回路, 5…入力端子, 6…出力端子, 100…入力バス, 101, 103…バス, 102…出力バス, 40…取り込み部, 41…処理部, 42…出力部, 43…制御部

第1図



第2図

